

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-273350
(P2001-273350A)

(43) 公開日 平成13年10月5日 (2001.10.5)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
G 0 6 F 17/50	6 6 6	G 0 6 F 17/50	6 6 6 L 5 B 0 4 6
			6 6 6 V 5 F 0 6 4
			C
H 0 1 L 21/82		H 0 1 L 21/82	

審査請求 有 請求項の数 9 O L (全 8 頁)

(21) 出願番号 特願2000-85008 (P2000-85008)

(22) 出願日 平成12年3月24日 (2000.3.24)

(71) 出願人 597114926

株式会社半導体先端テクノロジーズ
神奈川県横浜市戸塚区吉田町292番地

(72) 発明者 太田 敏行

神奈川県横浜市戸塚区吉田町292番地 株
式会社半導体先端テクノロジーズ内

(74) 代理人 100082175

弁理士 高田 守 (外2名)

Fターム (参考) 5B046 AA08 BA04 JA04

5F064 EE08 EE09 EE15 EE16 EE19

EE22 EE43 EE44 EE46 EE56

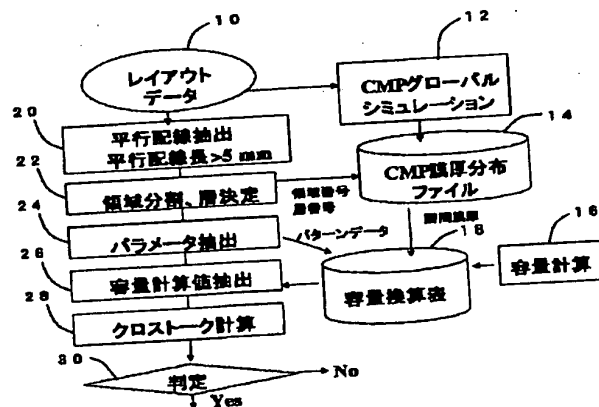
HH06 HH09 HH11

(54) 【発明の名称】 半導体集積回路の特性演算システムおよび半導体集積回路の設計方法

(57) 【要約】

【課題】 本発明は半導体集積回路の設計方法に関し、設計の効率化を図ることを目的とする。

【解決手段】 レイアウトデータ (10) に基づいて層間膜厚の分布をシミュレーションにより求める (12、14)。層間膜厚および配線構造データから容量値データを導き出すための容量換算表を作成する (16、18)。レイアウトデータ (10) から平行配線を抽出する (20)。平行配線の容量に影響を与える層間膜の膜厚をCMP膜厚分布ファイル14から抽出する。その膜厚と平行配線の配線構造データとの組み合わせに対応する容量値データを容量換算表 (18) を参照して求める (26)。その容量値データを用いて平行配線のクロストーク電圧を演算する (28)。クロストーク電圧の値に基づいて平行配線の設計が適正であるか否かを判定する (30)。



1

【特許請求の範囲】

【請求項1】 半導体集積回路のレイアウトデータに基づいて、前記半導体集積回路の特性値を演算するシステムであって、
前記半導体集積回路の層間膜厚の分布をシミュレーションにより求める第1のシミュレーション部と、
前記層間膜厚の分布データを格納する膜厚分布ファイルと、
層間膜厚および配線構造データから容量値データを導き出すための容量換算表を格納する容量換算表ファイルと、
前記レイアウトデータから平行配線を抽出する平行配線抽出部と、
前記平行配線の容量に影響を与える層間膜の膜厚を前記膜厚分布ファイルから抽出すると共に、その膜厚と前記平行配線の配線構造データとの組み合わせに対応する容量値データを、前記容量換算表ファイルを参照して求める容量計算値抽出部と、
前記容量計算値抽出部によって求められた容量値データを用いて前記平行配線の容量を算出する容量算出部と、
を備えることを特徴とする半導体集積回路の特性演算システム。

【請求項2】 前記第1のシミュレーション部は、半導体集積回路に含まれる各層の層間膜の膜厚を、その層間膜に施されるCMPの条件を考慮して、予め定められた領域毎に求めるCMPグローバルシミュレーション部を備えることを特徴とする請求項1記載の半導体集積回路の特性演算システム。

【請求項3】 前記容量算出部によって算出された容量に基づいて、前記平行配線のクロストーク電圧を演算するクロストーク計算部を更に備えることを特徴とする請求項1または2記載の半導体集積回路の特性演算システム。

【請求項4】 前記平行配線抽出部は、配線間隔が所定値以下であり、かつ、配線長が所定値以上である平行配線のみを抽出することを特徴とする請求項3記載の半導体集積回路の特性演算システム。

【請求項5】 前記クロストーク電圧の値に基づいて前記平行配線の設計が適正であるか否かを判定する判定部を更に備えることを特徴とする請求項3または4記載の半導体集積回路の特性演算システム。

【請求項6】 層間膜厚および配線構造データをパラメータとして変化させながら、前記容量換算表に格納する容量値データを求める容量計算部を更に備えることを特徴とする請求項1乃至5の何れか1項記載の半導体集積回路の特性演算システム。

【請求項7】 半導体集積回路の設計方法であって、前記半導体集積回路のレイアウトデータに基づいて、層間膜厚の分布をシミュレーションにより求めるステップと、

2

層間膜厚および配線構造データをパラメータとして変化させながらシミュレーションにより容量値データを求め、前記層間膜厚および前記配線構造データから容量値データを導き出すための容量換算表を作成するステップと、
前記レイアウトデータから平行配線を抽出するステップと、
前記平行配線の容量に影響を与える層間膜の膜厚を、膜厚分布に関する前記シミュレーションの結果から抽出するステップと、
シミュレーションの結果から抽出された膜厚と、前記平行配線の配線構造データとの組み合わせに対応する容量値データを、前記容量換算表を参照して求めるステップと、
その容量値データを用いて前記平行配線のクロストーク電圧を演算するステップと、
前記クロストーク電圧の値に基づいて前記平行配線の設計が適正であるか否かを判定するステップと、
を含むことを特徴とする半導体集積回路の設計方法。

【請求項8】 層間膜厚の分布をシミュレーションにより求める前記ステップは、半導体集積回路に含まれる各層の層間膜の膜厚を、その層間膜に施されるCMPの条件を考慮して、予め定められた領域毎に求めるステップを含むことを特徴とする請求項7記載の半導体集積回路の設計方法。

【請求項9】 レイアウトデータから平行線を抽出する前記ステップでは、配線間隔が所定値以下であり、かつ、配線長が所定値以上である平行配線のみが抽出されることを特徴とする請求項7または8記載の半導体集積回路の設計方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体集積回路の特性演算システムおよび半導体集積回路の設計方法に係り、特に、半導体集積回路に含まれる配線間のクロストーク特性を求める特性演算システム、および半導体集積回路を効率良く設計するうえで好適な設計方法に関する。

【0002】

【従来の技術】近年では、半導体集積回路（以下、「LSI」と称す）の高速化に伴い、LSIに含まれる配線の特性が、LSIの特性に大きな影響を与える重要な因子となっている。このため、LSIの設計過程で配線レイアウトから種々のパラメータを抽出する技術が重要化している。

【0003】2本の配線が相互に干渉することにより生ずるクロストークの影響を求める方法としては、シミュレーションによる方法が提案されている。このようなシミュレーションとしては、例えば、クロストークの主たる経路である平行配線を抽出し、それらの配線容量をシ

3

ミュレーションにより求め、その結果に基づいてクロストークの程度を求める手法などが知られている。

【0004】ところで、近年では、半導体集積回路の製造工程において、配線層や層間膜の平坦化は一般にCMP（化学的機械的研磨）によって行われる。CMPは、局所的に優れた平坦性を実現し得るという特性を有する反面、その研磨特性が研磨面やその下地層における配線密度に影響され易いという特性を有している。このため、CMPによる平坦化が用いられる場合には、半導体集積回路の各層にグローバル段差、すなわち、比較的緩やかで大きな段差が形成されることがある。

【0005】例えば、V.Mehrotra et. al. 1998 IEDM Digest (1998) pp.767-770には、CMPによるグローバル段差に起因して容量にばらつきが生ずることなどが記述されている。従来、配線容量をシミュレーションする際には、上述したグローバル段差に起因するばらつきを考慮して、ワーストケースについてシミュレーションを行う手法が採られていた。

【0006】

【発明が解決しようとする課題】しかしながら、上記従来のシミュレーションは、CMPにより研磨される膜厚が配線のパターン密度に比例するといった簡略化を伴うものであり、十分な精度が得られないものであった。このため、従来は、そのシミュレーションを有効にLSIの設計に活用することができなかった。

【0007】本発明は、上記のような課題を解決するためになされたもので、LSIの設計に活用できる程度の精度で半導体集積回路のパラメータをシミュレーションすることのできる半導体集積回路の特性演算システムを提供することを第1の目的とする。また、本発明は、シミュレーションによって求めたパラメータを利用して効率良く半導体集積回路を設計するための設計方法を提供することを第2の目的とする。

【0008】

【課題を解決するための手段】請求項1記載の発明は、上記第1の目的を達成すべく、半導体集積回路のレイアウトデータに基づいて、前記半導体集積回路の特性値を演算するシステムであって、前記半導体集積回路の層間膜厚の分布をシミュレーションにより求める第1のシミュレーション部と、前記層間膜厚の分布データを格納する膜厚分布ファイルと、層間膜厚および配線構造データから容量値データを導き出すための容量換算表を格納する容量換算表ファイルと、前記レイアウトデータから平行配線を抽出する平行配線抽出部と、前記平行配線の容量に影響を与える層間膜の膜厚を前記膜厚分布ファイルから抽出すると共に、その膜厚と前記平行配線の配線構造データとの組み合わせに対応する容量値データを、前記容量換算表ファイルを参照して求める容量計算値抽出部と、前記容量計算値抽出部によって求められた容量値データを用いて前記平行配線の容量を算出する容量算出

4

部と、を備えることを特徴とする。

【0009】請求項2記載の発明は、請求項1記載の半導体集積回路の特性演算システムであって、前記第1のシミュレーション部は、半導体集積回路に含まれる各層の層間膜の膜厚を、その層間膜に施されるCMPの条件を考慮して、予め定められた領域毎に求めるCMPグローバルシミュレーション部を備えることを特徴とする。

【0010】請求項3記載の発明は、請求項1または2記載の半導体集積回路の特性演算システムであって、前記容量算出部によって算出された容量に基づいて、前記平行配線のクロストーク電圧を演算するクロストーク計算部を更に備えることを特徴とする。

【0011】請求項4記載の発明は、請求項3記載の半導体集積回路の特性演算システムであって、前記平行配線抽出部は、配線間隔が所定値以下であり、かつ、配線長が所定値以上である平行配線のみを抽出することを特徴とする。

【0012】請求項5記載の発明は、請求項3または4記載の半導体集積回路の特性演算システムであって、前記クロストーク電圧の値に基づいて前記平行配線の設計が適正であるか否かを判定する判定部を更に備えることを特徴とする。

【0013】請求項6記載の発明は、請求項1乃至5の何れか1項記載の半導体集積回路の特性演算システムであって、層間膜厚および配線構造データをパラメータとして変化させながら、前記容量換算表に格納する容量値データを求める容量計算部を更に備えることを特徴とする。

【0014】請求項7記載の発明は、上記第2の目的を達成すべく、半導体集積回路の設計方法であって、前記半導体集積回路のレイアウトデータに基づいて、層間膜厚の分布をシミュレーションにより求めるステップと、層間膜厚および配線構造データをパラメータとして変化させながらシミュレーションにより容量値データを求め、前記層間膜厚および前記配線構造データから容量値データを導き出すための容量換算表を作成するステップと、前記レイアウトデータから平行配線を抽出するステップと、前記平行配線の容量に影響を与える層間膜の膜厚を、膜厚分布に関する前記シミュレーションの結果から抽出するステップと、シミュレーションの結果から抽出された膜厚と、前記平行配線の配線構造データとの組み合わせに対応する容量値データを、前記容量換算表を参照して求めるステップと、その容量値データを用いて前記平行配線のクロストーク電圧を演算するステップと、前記クロストーク電圧の値に基づいて前記平行配線の設計が適正であるか否かを判定するステップと、を含むことを特徴とする。

【0015】請求項8記載の発明は、請求項7記載の半導体集積回路の設計方法であって、層間膜厚の分布をシミュレーションにより求める前記ステップは、半導体集

5

積回路に含まれる各層の層間膜の膜厚を、その層間膜に施されるCMPの条件を考慮して、予め定められた領域毎に求めるステップを含むことを特徴とする。

【0016】請求項9記載の発明は、請求項7または8記載の半導体集積回路の設計方法であって、レイアウトデータから平行線を抽出する前記ステップでは、配線間隔が所定値以下であり、かつ、配線長が所定値以上である平行配線のみが抽出されることを特徴とする。

【0017】

【発明の実施の形態】以下、図面を参照してこの発明の実施の形態について説明する。尚、各図において共通する要素には、同一の符号を付して重複する説明を省略する。

【0018】実施の形態1。図1は、本発明の実施の形態1の特性演算システムのブロック図を示す。本実施形態の特性演算システムは、レイアウトデータファイル10を備えている。レイアウトデータファイル10には、半導体集積回路、すなわち、LSIに含まれる配線パターンに関するデータ、より具体的には、配線の幅や厚さ、或いは配線間隔などのデータが格納されている。

【0019】特性演算システムは、レイアウトデータファイル10にアクセス可能なCMPグローバルシミュレーション部12を備えている。CMPグローバルシミュレーション部12は、LSIのレイアウトデータに基づいて、LSIに含まれる全ての層間膜の膜厚をシミュレーションにより求めることができる。CMPグローバルシミュレーション部12で求められた層間膜の膜厚は、CMP膜厚分布ファイル14に格納される。

【0020】特性演算システムは、また、容量計算部16を備えている。容量計算部16は、LSIに含まれる配線の容量を、配線構造や配線幅、或いは層間膜の膜厚などをパラメータとしてシミュレーションにより求めることができる。容量計算部16で算出された種々の容量は、個々の容量を発生させる配線構造や配線間隔など（例えば、配線間隔や層間膜厚など）と関連付けられた状態で容量換算表ファイル18に格納される。

【0021】特性演算システムは、更に、平行配線抽出部20、領域分割・層決定部22、パラメータ抽出部24、容量計算値抽出部26、クロストーク計算部28、および判定部30を備えている。

【0022】平行配線抽出部20は、レイアウトデータファイル10にアクセスして、LSIのレイアウトデータの中から、クロストークの生じ易い平行配線、具体的には、配線ピッチが1ミクロン以下であり、かつ5mm以上の配線長を有する平行配線が抽出される。以下、この平行配線を「検討対象配線」と称す。

【0023】LSIは種々の目的から予め仮想的に複数の領域に分割されており、それぞれの領域には個別の領域番号が付されている。また、LSIの各層にも予め層番号が付されている。領域分割・層決定部22は、検討

6

対象配線の配線容量を求めるうえで解析が必要となる領域および層の番号を決定する。上述したCMP膜厚分布ファイル14には、LSIの層間膜の膜厚が、上述した各領域の各層毎に格納されている。領域分割・層決定部22で決定される領域番号および層番号は、CMP膜厚分布ファイル14から、それらの番号に対応する層間膜厚を読み出すために用いられる。

【0024】パラメータ抽出部24は、レイアウトデータファイル10から、検討対象配線の配線容量を求めるうえで必要な各種のパラメータ、具体的には、検討対象配線の配線幅や配線間隔、或いは検討対象配線と立体的に交差する他の配線の幅などを読み出す。これらのパラメータは、CMP膜厚分布ファイル14から読み出される層間膜厚と共に、上述した容量換算表18を検索するために用いられる。

【0025】容量計算値抽出部26は、容量換算表18を参照して、パラメータ抽出部24で抽出されたパラメータ（検討対象配線の間隔など）、およびCMP膜厚分布ファイル14から読み出された層間膜厚に基づいて検討対象配線の配線容量を求める。

【0026】クロストーク計算部28は、検討対象配線におけるクロストーク電圧の大きさ、すなわち、検討対象配線（平行配線）の一方に所定の電圧変化が生じた場合に、その影響で他方の配線に現れる電圧変化の大きさを演算する。クロストーク電圧は、平行配線の配線容量に基づいて公知の手法で求めることができる。本実施形態において、クロストーク計算部28は、容量計算値抽出部26で求められた配線容量に基づいて、その公知の手法で、検討対象配線のクロストーク電圧を算出する。

【0027】判定部30では、クロストーク電圧の大きさに基づいて平行配線の設計が適正であるか否かが判定される。本実施形態では、判定部30で設計が適正でないと判断された場合には、設計の見直しをすることとしている。

【0028】次に、図2および図3を参照して、上述したCMPグローバルシミュレーション部12の動作を詳細に説明する。図2は、上述したレイアウトデータファイル10およびCMP膜厚分布ファイル14と共に、CMPグローバルシミュレーション部12の構造を詳細に表したブロック図を示す。上記図1に示すグローバルシミュレーション部12は、図2に示すように、データ処理部32、パターン密度ファイル34、応答関数ファイル36、設定条件ファイル38、計算部40、および更新データ処理部42などにより構成されている。

【0029】図3は、多層配線構造を有するLSIの一部を表す平面図および断面図を示す。図3において、44は基板電極、46は第n層層間膜、48および50は共に第n層配線である。2本の第n層配線48、50は平行配線を構成している。また、図3において、52は第n+1層層間膜、54は第n+1層配線である。

【0030】CMPグローバルシミュレーション部12は、上記の如く、LSIの層間膜厚を、予め定められている領域毎に、かつ、多段構造の各層毎にシミュレーションにより求める。層間膜厚は、LSIの製造過程においてCMPが如何なる条件で行われるかに応じて変化する。より具体的には、CMPの実行時間、研磨布の厚さ、研磨布に加えられる圧力、および被研磨面またはその下地に存在する配線のパターン密度等に応じて変化する。CMPグローバルシミュレーション部12は、LSIの各領域において、多段構造の各層に対して、どのような条件でCMPが施されるかに基づいて、個々の領域における各層の層間膜厚をシミュレーションする。

【0031】なお、本実施形態では、CMPグローバルシミュレーション部12によるシミュレーションの前提として、CMPは、配線上に堆積させられた層間膜に対して施されるものとする。つまり、図3に示すような多層構造は以下の手順で構成されるものとする。

【0032】①基板電極44上に十分な膜厚で層間膜を堆積させる。

②所定の条件でCMPを行ってその層間膜を研磨して第n層層間膜46を形成する。

③第n層層間膜46の上にエッチング技術を用いて第n層配線48, 50を形成する。

④第n層配線48, 50を覆う層間膜を十分な膜厚で堆積させる。

⑤所定の条件でCMPを行ってその層間膜を研磨して第n+1層層間膜52を形成する。

⑥第n+1層層間膜52の上にエッチング技術を用いて第n+1層配線54を形成する。

【0033】以下、図2に示すCMPグローバルシミュレーション部12が、図3に示す第n層層間膜46の膜厚をシミュレーションする場合について説明する。尚、以下の説明においては、図3に示す部分がLSIの第i領域であるものとする。

【0034】データ処理部32では、LSIの領域毎にシミュレーションの対象となる層間膜（以下、「対象層間膜」と称す）を対象として、すなわち、ここでは第i領域における第n層層間膜46を対象として、バイアス処理が実行される。CMPの研磨特性は、層間膜の特性に応じて、具体的には、層間膜がCVDで製膜されたか、或いはスパッタリングで製膜されたか等に応じて変化する。バイアス処理は、それらの変化要因を補正するための処理である。

【0035】データ処理部32では、また、バイアス処理の結果を考慮して、対象層間膜の下地に存在する配線（ここでは基板電極44）のパターン密度 ρ_i が演算される。CMPの研磨特性は、被研磨面の下地に存在する配線のパターン密度に影響される。上記の処理により演算されたパターン密度 ρ_i は、後述の如く、処理対象層間膜のCMP後の膜厚をシミュレーションするために用

いられる。

【0036】データ処理部32で演算されたパターン密度 ρ_i は、パターン密度ファイル32に格納される。従って、パターン密度ファイル34には、それぞれの層間膜の下地に存在する配線のパターン密度が、LSIの領域毎に格納されている。

【0037】本実施形態において、CMP後の膜厚のシミュレーションは、CMPに用いられる研磨布の弾性変形を考慮して行われる。この場合、CMPの過程で層間膜に加わる応力値は、研磨布の変形による影響を表す応力応答関数値と、研磨布の膜厚方向の変形量との重畳により求まる。応力関数ファイル36および設定条件ファイル38には、このようなシミュレーションを行ううえで必要となるデータが格納されている。より具体的には、応力関数ファイル36には応力応答関数 f が、また、設定条件ファイル38には、各領域各層に対する研磨時間、研磨布の弾性率 E 、研磨布に与えら得る圧力 P_i 、研磨布の厚さ T などが格納されている。

【0038】計算部40は、パターン密度ファイル32に格納されているパターン密度 ρ_i や応答関数ファイル36、或いは設定条件ファイル38に格納されているデータを用いて、領域iの第n層層間膜46に、CMPの過程で生ずる研磨量 Δh_i を計算する。

【0039】 $\Delta h_i = A \cdot \Delta t \cdot$

$[E/T \{h_i - \text{FFT}^{-1}(\text{FFT}(h_i) \cdot \text{FFT}(f(x)))\} - P_i] / \rho_i$

但し、上記の式において、 A は定数、 Δt は計算に用いた研磨時間の刻み値、FFTは高速フーリエ変換、 h_i は基準位置から対象層間膜表面までの距離（以下、「総膜厚」と称す）、 x は座標位置である。

【0040】総膜厚 h_i は、所定の研磨時間が経過するまで各時間ステップ毎に更新される。研磨が進んで、時刻 t における総膜厚 $h_i(t)$ と、前回のCMP工程で得られた総膜厚 $h_i(\text{pre})$ （すなわち、基板電極44の下地までの総膜厚）と、前回のCMPで研磨された層間膜上に形成された配線（すなわち、基板電極46）の膜厚 t_0 との間に $h_i(t) < h_i(\text{pre}) + t_0$ の関係が成立した場合は、領域iについて計算ミスが生じたと判断され、パターン密度 $\rho_i = 1$ 、総膜厚 $h_i(t) = h_i(\text{pre}) + t_0$ とされる。

【0041】計算部40が上述した手法で第n層層間膜46の膜厚を算出し終わると、更新データ処理部42において、次の層、すなわち、第n+1層の層間膜厚を求めるための更新処理が行われる。具体的には、今回の処理で求めた総膜厚 h_i （第n層層間膜46を含む層膜厚）を、前回の処理で求めた総膜厚 $h_i(\text{pre})$ とする入れ替え処理、および今回の処理で求めた総膜厚 h_i に、その上に形成される配線（第n層配線48, 50）の膜厚 t_0 と、更にその上層に形成される層間膜（第n+1層層間膜52）の膜厚 t_2 とを加えたもの $h_i + t$

9

0 + t₂を新たな層膜厚h_iとする処理が行われる。

【0042】計算部40と更新データ処理部42とで、上記の処理が繰り返し実行されることにより、LSIに含まれる個々の配線層における層間膜厚が、個々の領域毎に求められる。このようにして全ての層について領域毎に演算された層間膜の値は、CMP膜厚分布ファイル14に格納される。

【0043】次に、図3を再び参照して、容量計算部16が容量換算表18を生成する手法について説明する。本実施形態において、容量計算部16は、図3に示す第n層配線48、50のような平行配線を対象として、境界要素法を用いた容量シミュレーションを行う。上記の容量シミュレーションでは、例えば図3に示す平行配線に対しては、平行配線間容量C₁₂、交差配線容量C₁₃、および基板間配線容量C₁₄が算出される。平行配線間容*

10

*量C₁₂は、検討の対象である2本の第n層配線（平行配線）48、50間に生ずる容量である。交差配線容量C₁₃は、第n層配線48、50と、それらと交差する配線（第n+1層配線）との間に生ずる容量である。また、基板間配線容量C₁₄は、第n層配線48、50と基板電極44との間に生ずる容量である。

【0044】容量計算部16は、平行配線の上下に介在する層間膜の膜厚t₁、t₂や、平行配線の間隔Wなどをパラメータとして、種々の配線構造に対応する配線容量（C₁₂、C₁₃およびC₁₄）を求める。容量計算部16によってこのようにして求められた配線容量は、以下に示す表1に示す容量換算表の形式で容量換算表ファイル18に格納される。

【0045】

【表1】

W	t ₁	t ₂	C ₁₂	C ₁₃	...
0.3	0.5	0.6	0.127	0.021	
⋮	⋮	⋮	⋮	⋮	

表
基板、上下配線 t_i
配線幅 L, W
配線間容量 C_{ij}

【0046】容量換算表のデータ形式は、平行配線と交差する配線が細い場合と太い場合とで異ならせることが好ましいことがある。このため、本実施形態では、平行配線と交差する配線の幅が細い場合（例えば10μm未満）に対応する第1の容量換算表と、その幅が太い場合（例えば10μm以上）に対応する第2の容量換算表とを容量換算表ファイル18に格納することとしている。上記表1に示す換算表は、それらのうち第1の容量換算表に相当する。

【0047】次に、図4と共に再び図1を参照して、本実施形態のシステムがCMP膜厚分布ファイル14の格納データや容量換算表ファイル18の格納データを利用してLSIのクロストーク特性を検知する手順を具体的に説明する。

【0048】上述の如く、本実施形態のシステムは、平行配線抽出部20において、LSIのレイアウトデータの中から、配線ピッチが1ミクロン以下であり、かつ5mm以上の配線長を有する平行配線を検討対象配線として抽出する。検討対象配線が抽出されると、次に、領域分割・層決定部22において、検討対象配線の配線容量を求めるうえで解析する必要のある領域と層とが決定される。

【0049】図4は、検討対象配線として抽出された2本の平行配線56を含むLSIの1領域（以下、「分割領域58」と称す）の平面図である。分割領域58の内

部には、平行配線56の側方に2μmの幅を有する検討パターン領域60が仮想的に設けられる。

【0050】パラメータ抽出部24では、検討対象配線（平行配線56）の間隔W等のパラメータが抽出される。また、パラメータ抽出部では、平行配線56を含まない配線層において平行配線56と立体的に交差し、かつ、上述した検討パターン領域60を貫通する配線パターン群（以下、「貫通パターン群」と称す）が抽出される。貫通パターン群のうち配線幅が10μm以上のものは第1配線領域62とされる。パラメータ抽出部24は、第1配線領域62を除く貫通パターン群が検討パターン領域60内に占める密度を計算し、その密度が5%を越えている場合は、それらの配線パターンが占める領域を第2配線領域64とする。一方、その密度が5%に満たない場合は、それらの配線パターンが占める領域を、配線パターンが存在しないと見なせる領域、すなわち、第3配線領域66に加える。第2配線領域64に属する配線パターン群については、それらの平均配線幅と平均配線間隔とが算出される。

【0051】容量計算値抽出部26は、まず、領域分割・層決定部22で決定された領域および層の番号を用いてCMP膜厚分布ファイル14を検索する。その結果、検討対象配線の上下に介在する層間膜の膜厚が抽出される。例えば、検討対象配線が図3に示す第n層配線48、50である場合は、第n層層間膜46の膜厚t₁

11

と、第 $n+1$ 層層間膜52の膜厚 t_2 とが抽出される。

【0052】次に、容量計算値抽出部26は、上記の如く抽出された層間膜厚や、パラメータ抽出部24で抽出された配線幅 W などに基づいて容量換算表ファイル18を検索し、検討対象配線（平行配線56）に関わる容量値、すなわち、 C_{12} 、 C_{13} 、 C_{14} などを算出する。尚、容量値の算出処理では、その算出精度を高めるために補間計算が用いられている。容量値 C_{12} 、 C_{13} および C_{14} が求まると、それらを用いて配線容量 $C_{11}=C_{12}+C_{13}+C_{14}$ が算出される。上述した配線容量の演算処理は、第1配線領域62、第2配線領域64、および第3配線領域66についてそれぞれ行われる。

【0053】クロストーク計算部28では、上記の如く得られ容量値 C_{11} 、 C_{12} 、 C_{13} および C_{14} に基づいて、次式に示すTEM波近似によって配線間のインダクタンス L_{12} 、 L_{13} 、 L_{14} および $L_{11}=L_{12}+L_{13}+L_{14}$ が求められる。

$$|L_{ij}| = \mu \epsilon |C_{ij}|^{-1}$$

【0054】次に、各分割領域および配線群について、容量値およびインダクタンスが集計され、次式によって平行配線56に対するクロストーク電圧 ΔV が算出される。

$$\Delta V/V = \Sigma 1/4 (C_{12}/C_{11}+L_{12}/L_{11})$$

但し、 V は平行配線56の一方に与えられる電圧変化のステップ値である。また、式中で用いた Σ は、平行配線を含む各領域についての容量値やインダクタンスを加えることを意味する。

【0055】判定部30では、クロストーク計算部28によって計算されたクロストーク電圧 ΔV が所定の判定値と比較される。その結果、 ΔV が判定値より大きいと判別されると、そのクロストークがLSIの動作に支障与えると判断され、設計の見直しが推奨される。一方、 ΔV が判定値以下である場合は、平行配線の設計が適正であることが確認できる。

【0056】上述の如く、本実施形態のシステムでは、LSIに含まれる全ての層間膜の膜厚を考慮したうえで平行配線の容量を求め、更に平行配線のクロストーク特性を把握することができる。このため、本実施形態によれば、層間膜の膜厚が考慮されない場合に比して、平行配線の配線容量の演算、およびクロストーク特性の把握を、十分に精度良く行うことができる。具体的には、本実施形態のシステムでは、計算時間を5%増加させるだけで、従来は20%以上存在したクロストーク電圧に対する計算誤差を10%以下とすることができた。

【0057】

【発明の効果】この発明は以上説明したように構成されているので、以下に示すような効果を奏する。請求項1記載の発明によれば、平行配線の容量を計算するうえで必要な層間膜厚を、シミュレーションによって求めた層間膜厚の分布から抽出することができる。そして、その

12

ようにして抽出した層間膜厚と、レイアウトデータから抽出できる配線構造データとに基づいて、平行配線の容量を正確に算出することができる。

【0058】請求項2または8記載の発明によれば、半導体装置に含まれる層間膜の膜厚を、層間膜毎に施されるCMPの条件を考慮して、かつ、予め定められた領域毎に求めることができる。このため、本発明によれば、層間膜厚の分布を精度良く求めることができる。

【0059】請求項3記載の発明によれば、平行配線に生ずるクロストーク電圧を、高精度に算出された容量に基づいて求めることができる。このため、本発明によれば、平行配線のクロストーク特性を精度良く検知することができる。

【0060】請求項4または9記載の発明によれば、クロストークの生じやすい平行配線だけを検討の対象として抽出することができ、処理の効率を高めることができる。

【0061】請求項5記載の発明によれば、平行配線に関する設計が適正であるか否かを、クロストーク電圧に基づいて自動的に判定することができる。

【0062】請求項6記載の発明によれば、容量またはクロストーク電圧を演算するために参照される容量換算表も、シミュレーションによって作成することができる。

【0063】請求項7記載の発明によれば、平行配線の容量を、層間膜厚を考慮して精度良く算出することができる。また、精度良く算出された容量に基づいて、精度良くクロストーク電圧を算出することができる。このため、本発明によれば、平行配線に関する設計が適正であるか否かを正確に判定することができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1の特性演算システムのブロック図である。

【図2】 図1に示すCMPグローバルシミュレーション部を詳細に表したブロック図である。

【図3】 半導体集積回路の1領域の平面図および断面図である。

【図4】 本発明の実施の形態1で処理の対象とされる半導体集積回路の1領域の配線レイアウトの10である。

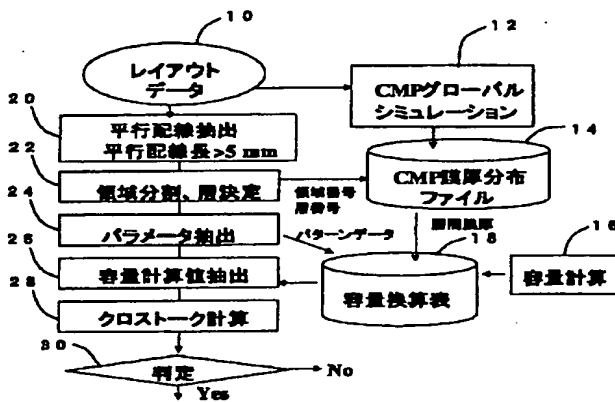
【符号の説明】

- 10 レイアウトデータファイル
- 12 CMPグローバルシミュレーション部
- 14 CMP膜厚分布ファイル
- 16 容量計算部
- 18 容量換算表ファイル
- 20 平行配線抽出部
- 22 領域分割・層決定部
- 24 パラメータ抽出部
- 26 容量計算値抽出部

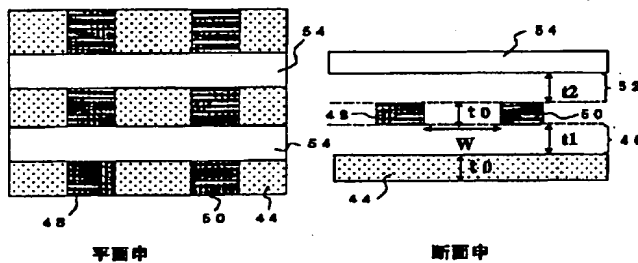
13

- 28 クロストーク計算部
- 30 判定部
- 32 データ処理部
- 34 パターン密度ファイル
- 36 応答関数ファイル
- 38 設定条件ファイル
- 40 計算部
- 42 更新データ処理部
- 44 基板電極

【図1】



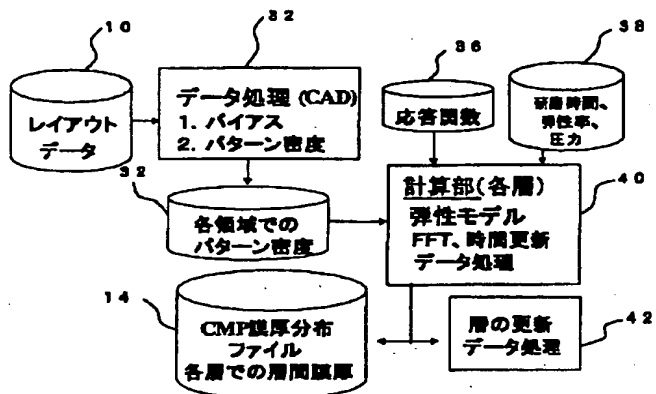
【図3】



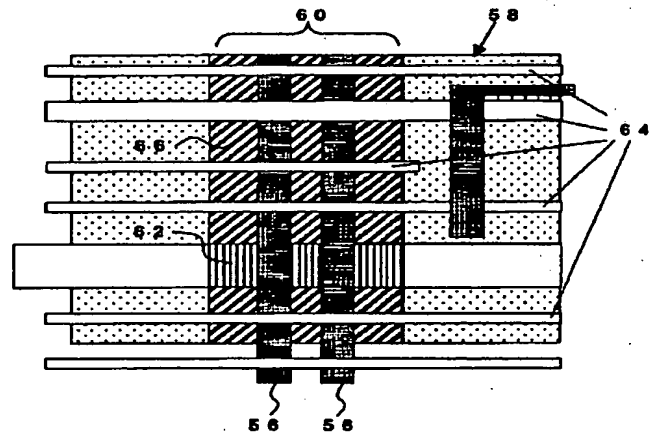
14

- * 46 第n層層間膜
- 48, 50 第n層配線
- 52 第n+1層層間膜
- 54 第n+1層配線である。
- 56 平行配線
- 58 分割領域
- 60 検討パターン領域
- 62 第1配線領域
- * 64 第2配線領域

【図2】



【図4】



BEST AVAILABLE COPY